

# Betriebssysteme Theorie

SS 2011

Hans-Georg Eßer  
Dipl.-Math., Dipl.-Inform.

Foliensatz F (18.05.2011)  
Speicherverwaltung



18.05.2011

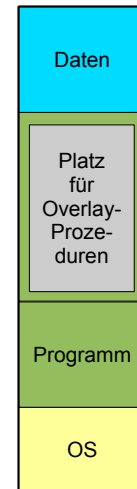
Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-1

## Overlay-Programmierung

Turbo Pascal, um 1985-90:

```
program grossesprojekt;  
overlay procedure kundendaten;  
...  
overlay procedure lagerbestand;  
...  
{ Hauptprogramm }  
begin  
  while input <> "exit" do begin  
    case input of  
      "kunden": kundendaten;  
      "lager":  lagerbestand;  
    end;  
  end;  
end.  
end.
```



18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-3

## Ausgangslage

- Speicher zu knapp für große Programme  
→ Overlay-Programmierung
- Programmteile dynamisch nachladen, wenn sie benötigt werden
- Programmierer muss sich um Aufteilung in Overlays kümmern

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-2

## Lösung des Problems

- Virtueller Speicher, der das gesamte Programm aufnehmen kann
- Programm sieht Speicherbereich, der ihm zur Verfügung gestellt wurde – wie viel wirklich vorhanden ist, spielt (für das Programm) keine Rolle

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-4

## Virtuelle Speicherverwaltung (Paging)

- Aufteilung des Adressraums in **Seiten (pages)** fester Größe und des Hauptspeichers in **Seitenrahmen (page frames)** gleicher Größe.
  - Typische Seitengrößen: 512 Byte bis 8192 Byte (immer Zweierpotenz).
- Der lineare, zusammenhängende Adressraum eines Prozesses („virtueller“ Adressraum) wird auf beliebige, nicht zusammenhängende Seitenrahmen abgebildet.
- BS verwaltet eine einzige Liste freier Seitenrahmen

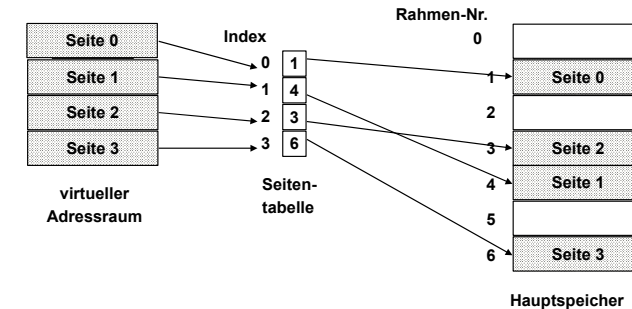
18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-5

## Virtueller Adressraum (1)

- Paging stellt den Zusammenhang zwischen Programmadresse und physikalischer Hauptspeicheradresse erst zur Laufzeit mit Hilfe der Seitentabellen her.



18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-7

## Virtuelle Speicherverwaltung (Paging)

- Die Berechnung der **physikalischen Speicheradresse** aus der vom Programm angegebenen **virtuellen Adresse**
  - geschieht zur Laufzeit des Programms,
  - ist transparent für das Programm,
  - muss von der Hardware unterstützt werden.
- Vorteile der virtuellen Speicherverwaltung:
  - Einfache Zuteilung von Hauptspeicher.
  - Kein Aufwand für den Programmierer.

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-6

## Virtueller Adressraum (2)

- Die vom Programm verwendeten Adressen werden deshalb auch **virtuelle Adressen** genannt.
- Der **virtuelle Adressraum** eines Programms ist der lineare, zusammenhängende Adressraum, der dem Programm zur Verfügung steht.

18.05.2011

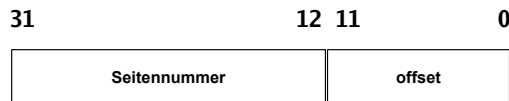
Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-8

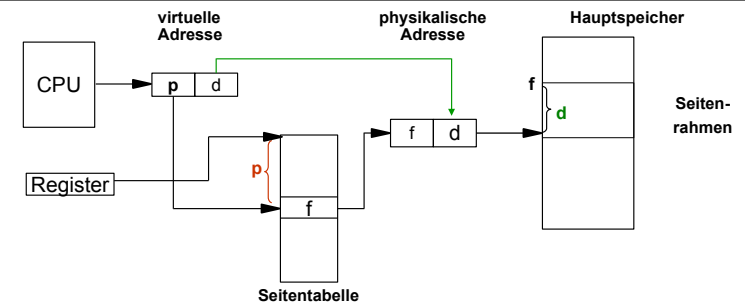
## Adressübersetzung beim Paging (1)

- Die Programmadresse wird in zwei Teile aufgeteilt:
  - eine Seitennummer
  - eine relative Adresse (offset) in der Seite

Beispiel: 32-bit-Adresse bei einer Seitengröße von 4096 ( $=2^{12}$ ) Byte:



## Adressübersetzung beim Paging (3)



- Für jeden Hauptspeicherzugriff wird ein zusätzlicher Hauptspeicherzugriff auf die Seitentabelle benötigt. Dies muss durch Caches in der Hardware beschleunigt werden.
- Seite nicht im Speicher → spezielle Exception, einen sog. **page fault (Seitenfehler)** auslösen.

## Adressübersetzung beim Paging (2)

- Für jeden Prozess gibt es eine **Seitentabelle (page table)**. Diese enthält für jede Prozessseite
  - eine Angabe, ob die Seite im Speicher ist,
  - die Nummer des Seitenrahmens im Hauptspeicher, der die Seite enthält.
- Ein spezielles Register (PTR) enthält die Anfangsadresse der Seitentabelle für den aktuellen Prozess.
- Die Seitennummer wird als Index in die Seitentabelle verwendet.

## Virtueller Speicher allgemein (1)

- Mehr Prozesse können effektiv im Speicher gehalten werden  
→ bessere Systemauslastung
- Ein Prozess kann viel mehr Speicher anfordern als physikalisch verfügbar

## Virtueller Speicher allgemein (2)

- allgemeiner Vorgang:
  - Nur Teile des Prozesses befinden sich im physikalischen Speicher
  - falls Zugriff auf eine Adresse, die ausgelagert ist:
    - BS setzt den Prozess auf blockiert
    - BS setzt eine Disk-I/O-Leseanfrage ab
    - Nach Laden der fehlenden Seite wird ein I/O-Interrupt erzeugt
    - das BS setzt Prozess zuletzt wieder in den Bereit-(Ready-) Zustand

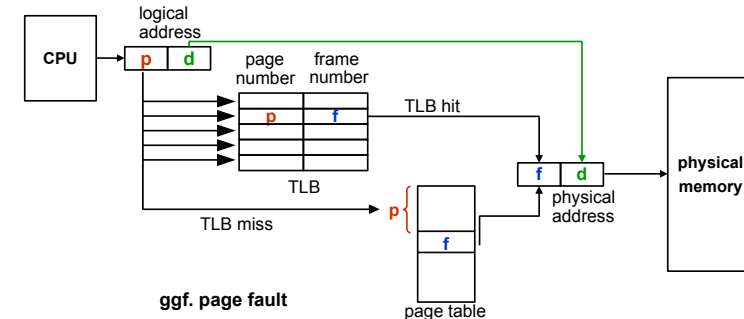
18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-13

## Translation Look-Aside Buffer (1)

- **Translation Look-Aside Buffer (TLB)**: schneller Hardware-Cache für zuletzt benutzte Seitentableneinträge
- Assoziativ-Speicher: bei Übersetzung einer Adresse wird deren Seitennummer gleichzeitig mit allen Einträgen des TLB verglichen.



18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-15

## Virtueller Speicher allgemein (3)

- **Thrashing**: Prozessor verbringt die meiste Zeit mit Ein- und Auslagern von Prozessteilen statt mit der Ausführung von Prozessanweisungen
- **Lokalitätsprinzip**:
  - Zugriffe auf Daten und Programmcode häufig lokal gruppiert;
    - Annahme gerechtfertigt, dass nur wenige Prozessstücke während einer kurzen zeitlichen Periode gleichzeitig vorgehalten werden müssen

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-14

## Translation Look-Aside Buffer (2)

- Treffer im TLB → Speicherzugriff auf Seitentabelle unnötig
- Fehltreffer → Zugriff auf die Seitentabelle; alten Eintrag im TLB durch neuen ersetzen
- Trefferquote (hit ratio) beeinflusst die durchschnittliche Zeit einer Adressübersetzung.
- Lokalitätsprinzip: Programme greifen meist auf benachbarte Adressen zu → auch bei kleinen TLBs hohe Trefferquoten (typisch: 80-98%).

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-16

## Lokalitätsprinzip

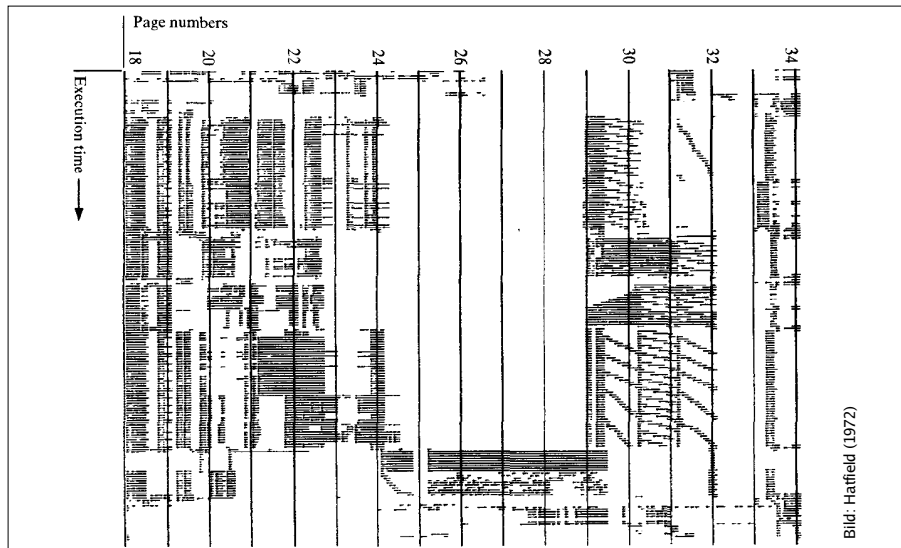


Bild: Hatfield (1972)

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-17

## Translation Look-Aside Buffer (4)

### Was macht hier eigentlich das Betriebssystem?

- Page-Table-Register laden
- Im Falle eines Page Fault: Fehlende Seite aus dem Swap holen und Seitentabelle aktualisieren
- Evtl. vorher: Seitenverdrängung – welche Seite aus dem Hauptspeicher entfernen? (→ später)

### Alles andere: Hardware

- Zugriff auf TLB und ggf. auf Seitentabelle
- Wenn Seite im Speicher: Berechnung der phys. Adresse
- Inhalt aus Cache oder ggf. aus Hauptspeicher holen

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-19

## Translation Look-Aside Buffer (3)

- Inhalt des TLB ist prozess-spezifisch!  
Zwei Möglichkeiten:
  - Jeder Eintrag enthält ein „valid bit“. Bei Prozesswechsel (Context Switch) ganzen TLB invalidieren.
  - Jeder Eintrag im TLB enthält Prozessidentifikation (PID), die mit der PID des zugreifenden Prozesses verglichen wird.
- Beispiele für TLB-Größen:
  - Intel 80486: 32 Einträge.
  - Pentium-4, PowerPC-604: 128 Einträge für jeweils Code und Daten.

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-18

## Invertierte Seitentabellen (1)

- Bei großem virtuellen Speicher sehr viele Einträge in der Seitentabelle nötig, z.B.  $2^{32}$  Byte Adressraum, 4 KByte/Seite → über 1 Millionen Seiteneinträge, also Seitentabelle > 4 MByte (pro Prozess!)
- Platz sparen durch invertierte Seitentabellen:
  - normal: ein Eintrag pro (virtueller) Seite mit Verweis auf den Seitenrahmen (im Hauptspeicher)
  - invertiert: ein Eintrag pro Seitenrahmen mit Verweis auf Tupel (Prozess-ID, virtuelle Seite)

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-20

## Invertierte Seitentabellen (2)

- Problem: Suche zu Prozess  $p$  und seiner Seite  $n$  nach dem Eintrag  $(p,n)$  in der invertierten Tabelle → langwierig
- Auch hier TLB einsetzen, um auf „meist genutzte“ Seiten schnell zugreifen zu können
- Bei TLB-Miss hilft aber nichts: Suchen...
- Andere Lösung für Problem der großen Seitentabellen: Mehrstufiges Paging (→ gleich)

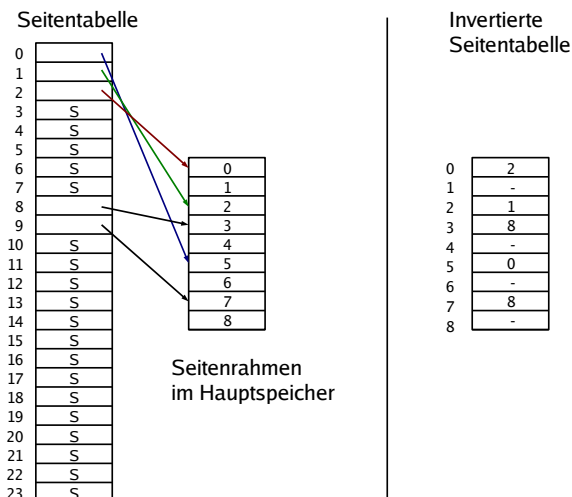
## Mehrstufiges Paging (1)

Die Seitentabelle kann sehr groß werden.

- Beispiel:
- 32-Bit-Adressen,
  - 4 KByte Seitengröße,
  - 4 Byte pro Eintrag

Seitentabelle:  
>1 Million Einträge,  
4 MByte Größe (pro Prozess!)

## Invertierte Seitentabellen (3)



## Mehrstufiges Paging (2)

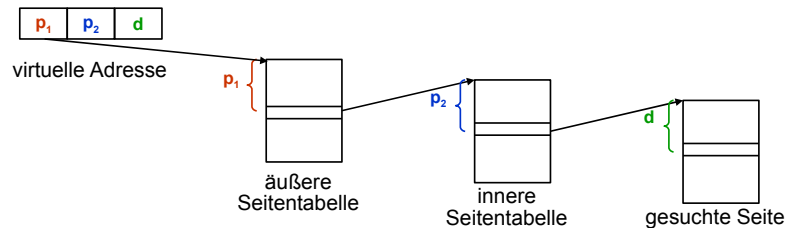
- Zweistufiges Paging:
  - Seitennummer noch einmal unterteilen, z. B.:
 

31	22	21	12	11	0
p1		p2		offset	

←—————→  
Seitennummer
  - $p_1$ : Index in **äußere Seitentabelle**, deren Einträge jeweils auf eine **innere Seitentabelle** zeigen
  - $p_2$ : Index in eine der inneren Seitentabellen, deren Einträge auf Seitenrahmen im Speicher zeigen
  - Die inneren Seitentabellen müssen nicht alle speicherresident sein
- Analog dreistufiges Paging etc. implementieren

## Mehrstufiges Paging (3)

Adressübersetzung bei zweistufigem Paging:



18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-25

## Mehrstufiges Paging (5)

- Jede Adressübersetzung benötigt noch mehr Speicherzugriffe, deshalb ist der Einsatz von TLBs noch wichtiger.
- Als Schlüssel für den TLB werden alle Teile der Seitennummer zusammen verwendet ( $p_1, p_2, \dots$ ).

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-27

## Mehrstufiges Paging (4)

- Größe der Seitentabellen:

Beispiel:

$p_1$	$p_2$	offset
10	10	12

- Die äußere Seitentabelle hat 1024 Einträge, die auf (potentiell) 1024 innere Seitentabellen zeigen, die wiederum je 1024 Einträge enthalten.
- Bei einer Länge von 4 Byte pro Seitentableneintrag ist also jede Seitentabelle genau eine 4-KByte-Seite groß.
- Es werden nur so viele innere Seitentabellen verwendet, wie nötig.

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-26

## Aufgabenbeispiel (1)

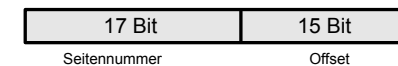
Paging mit folgenden Parametern:

- 32-Bit-Adressbus
- 32 KB Seitengröße
- 64 MB RAM
- 1-stufiges Paging

Zu berechnen:

- maximale Anzahl der adressierbaren virtuellen Seiten
- Größe der erforderlichen Seitentabelle (in KB)

- 32 KB (Seitengröße) =  $2^5 \times 2^{10}$  Byte =  $2^{15}$  Byte  
d.h.: Offset ist 15 Bit lang



Also gibt es  $2^{17}$  virtuelle Seiten

- Zur Seitentabelle:  
In 64 MB RAM passen  $64 \text{ M} / 32 \text{ K} = 2 \text{ K} = 2048$  ( $2^{11}$ ) Seitenrahmen  
Ein Eintrag in der Seitentabelle benötigt darum 11 Bit, in der Praxis 2 Byte.

→ Platzbedarf:

$$\#(\text{virt. Seiten}) \times \text{Größe}(\text{Eintrag}) = 2^{17} \times 2 \text{ Byte} = 2^{18} \text{ Byte} = \underline{256 \text{ KB}}$$

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-28

## Aufgabenbeispiel (2)

Paging mit folgenden Parametern:

- 32-Bit-Adressbus
- 16 KB Seitengröße
- 2 GB RAM
- 3-stufiges Paging

Zu berechnen:

- a) maximale Anzahl der adressierbaren virtuellen Seiten
- b) Größe der Seitentabelle(n)
- c) Anzahl der Tabellen

a) 16 KB (Seitengröße) =  $2^4 \times 2^{10}$  Byte  
=  $2^{14}$  Byte,  
d.h.: Offset ist 14 Bit lang

6 Bit	6 Bit	6 Bit	14 Bit
Seitennummer			Offset

Also gibt es  $2^{18}$  virtuelle Seiten

b) Zur Seitentabelle:

In 2 GB RAM passen  $2 \text{ G} / 16 \text{ K}$   
=  $128 \text{ K} = 2^{17}$  Seitenrahmen  
Ein Eintrag in der Seitentabelle benötigt  
darum 17 Bit, in der Praxis 4 Byte.

→ Platzbedarf **einer** Tabelle:

#(Einträge) x Größe(Eintrag)  
=  $2^6 \times 4 \text{ Byte} = 2^8 \text{ Byte} = 256 \text{ Byte}$

Es gibt 1 äußere,  $2^6$  mittlere und  $2^{12}$   
innere Seitentabellen

## Demand Paging (1)

- Der Adressbereich eines Prozesses muss nicht vollständig im Hauptspeicher sein.
- Das Lokalitätsprinzip besagt, dass ein Prozess in einer Zeitspanne nur relativ wenige, nahe beieinanderliegende Adressen anspricht.
- Teile des Programms werden bei einem bestimmten Ablauf möglicherweise gar nicht benötigt (Spezialfälle, Fehlerbehandlungsroutinen etc.).

## Demand Paging

## Demand Paging (2)

- **Demand Paging** bedeutet
  - dass eine Seite nur dann in den Speicher geladen wird, wenn der Prozess sie anspricht,
  - dass eine Seite auch wieder aus dem Speicher entfernt werden kann.
- Vorteile von Demand Paging:
  - Der Adressbereich eines Prozesses kann größer sein als der physikalische Hauptspeicher.
  - Prozesse belegen weniger Platz im Hauptspeicher, somit können mehr Prozesse gleichzeitig aktiv sein.



## Voraussetzungen für Demand Paging (1)

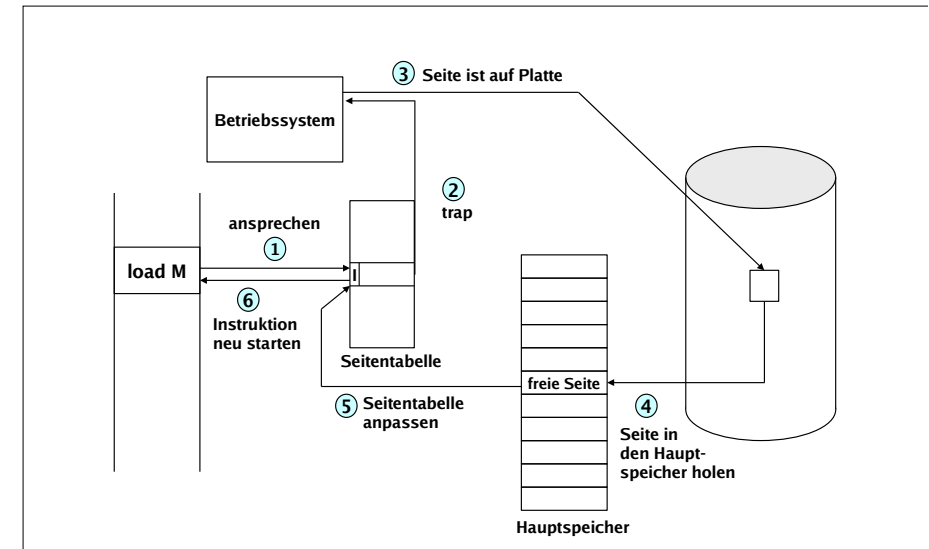
- Jeder Eintrag in der Seitentabelle enthält ein **valid bit**, das angibt, ob die Seite im Speicher ist oder nicht.
- Wenn ein Prozess eine Seite anspricht, die nicht im Speicher ist, wird eine spezielle Exception ausgelöst, ein sog. **page fault**.
- Eine Betriebssystem-Routine, der **page fault handler**, lädt bei einem page fault die benötigte Seite in den Speicher.

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-33

## Page-Fault-Behandlung



18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-35

## Voraussetzungen für Demand Paging (2)

- Falls kein freier Seitenrahmen im Speicher vorhanden ist, muss eine andere Seite ersetzt werden. Für die Auswahl der zu ersetzenden Seite muss eine Strategie implementiert werden.
- Die durch den page fault unterbrochene Instruktion muss erneut ausgeführt werden (können).

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-34

## Seitenersetzung (1)

- Wenn bei einem Page Fault **kein freier Seitenrahmen** zur Verfügung steht, muss das Betriebssystem einen frei machen.
- Ein Algorithmus wählt nach einer bestimmten Strategie diesen Seitenrahmen aus.

18.05.2011

Betriebssysteme-Theorie, Hans-Georg Eßer

Folie F-36

## Seitenersetzung (2)

- Falls die zu ersetzende Seite, seit sie zuletzt in den Speicher geholt wurde, verändert wurde, muss ihr aktueller Inhalt gesichert werden:
  - Ein **modify bit** (oder **dirty bit**) im Seitentabelleneintrag vermerkt, ob die Seite verändert wurde.
  - Eine veränderte Seite wird auf Platte gesichert (im sog. **Page- oder Swap-Bereich**).

## Seitenersetzung (3)

- Eine unveränderte Seite kann später – bei Bedarf – wieder von der alten Stelle auf der Platte geladen werden.
- Im Seitentabelleneintrag für die ersetzte Seite wird
  - das **valid bit** gelöscht,
  - vermerkt, von wo die Seite wieder geladen werden kann.